

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-318522

(43)公開日 平成4年(1992)11月10日

(51) Int.Cl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/133	5 5 0	7820-2K	
	1/1343		9018-2K	
H 0 1 L	29/784			
		9056-4M	H 0 1 L 29/78	3 1 1 A
				審査請求 未請求 請求項の数3(全5頁)

(21)出願番号 特願平3-85535

(22)出願日 平成3年(1991)4月17日

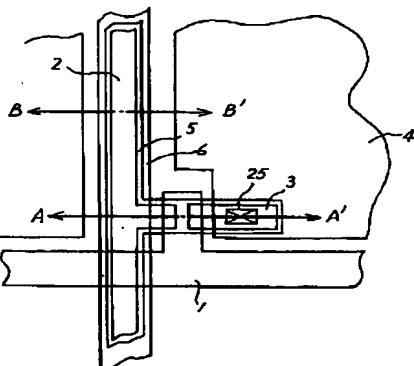
(71)出願人 000000295  
沖電気工業株式会社  
東京都港区虎ノ門1丁目7番12号  
(72)発明者 小椋 茂樹  
東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内  
(72)発明者 西木 玲彦  
東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内  
(72)発明者 ▲よし▼澤 佳代  
東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内  
(74)代理人 弁理士 杉山 猛 (外3名)

(54)【発明の名称】 薄膜トランジスタ型液晶表示装置

(57)【要約】

【目的】 薄膜トランジスタ型液晶ディスプレイにおいて、ドレイン電極ー対向電極間のDC成分をなくして液晶の光漏れと劣化を防止する。

【構成】 薄膜トランジスタのドレイン電極2上には、絶縁膜を介して遮蔽電極7が形成されている。そして、遮蔽電極7は対向電極と電気的に接続されている。このように構成すると、ドレイン電極2と対向電極の間は遮蔽電極6によって遮蔽されるので、その間にはDC成分が発生しない。したがって、ドレイン電極2上の液晶がオンしないので、光漏れが発生しない。また、液晶にDC成分がかかるないので、液晶が劣化しない。



1: ゲート電極  
2: ドレイン電極  
3: ソース電極  
4: アノード電極  
5: 半導体層  
6: 遮蔽電極  
25: コンタクトホール

1

## 【特許請求の範囲】

【請求項1】 薄膜トランジスタ基板と、液晶を挟んで該薄膜トランジスタ基板と対向する対向電極基板とを備えた薄膜トランジスタ型液晶表示装置において、(a)前記薄膜トランジスタ基板のドレイン電極上に絶縁膜を介して遮蔽電極を設け、(b)かつ、該遮蔽電極に入力する電圧を前記対向電極基板の対向電極に入力する電圧と同程度にすることを特徴とする薄膜トランジスタ型液晶表示装置。

【請求項2】 遮蔽電極と対向電極とが電気的に接続されていることを特徴とする請求項1記載の薄膜トランジスタ型液晶表示装置。

【請求項3】 遮蔽電極幅はドレイン電極幅よりやや広いことを特徴とする請求項1又は2記載の薄膜トランジスタ型液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、薄膜トランジスタ型液晶表示装置に関するものである。

## 【0002】

【従来の技術】 薄膜トランジスタ型液晶表示装置は、その表示品質の優れた点で、フラットパネルディスプレイの最有力候補とされ、各社各機関で盛んに研究開発され、既に実用化・商品化され始めている。特に最近はサイズも大型化し、一方、高精細化も進みつつある。このような状況になってきたのも薄膜トランジスタ（以下、「TFT」という）構造に幾多の改良がなされてきた結果といえる。

【0003】 図6は従来の薄膜トランジスタ基板の一部断面図である。これは、今般最も多く採用されている逆スタガ型のボトムゲート構造といわれるTFTで、ゲート電極32上にゲート絶縁膜34、半導体層35、オーミック層36と続き、その上に信号電極であるソースードレイン電極37が設けられる。また、画素電極33の位置はソースードレイン電極37より下の場合もあり、上の場合もあるが、これは各社の着目する点が異なるだけで全体のTFT構造としては大きく変わらない。そして、最後にパッシベーション膜38が設けられるという構造がごく一般的である。このようなTFT構造は、現在の主流ともいえるもので、各社各機関から数多く発表されている。

## 【0004】

【発明が解決しようとする課題】 しかしながら、上記構成の薄膜トランジスタ型液晶表示装置においては、映像信号の入るドレイン電極上には、常に何らかの電圧が印加されており、そのことによって生じるドレイン電極-対向電極間の電位変動が液晶分子を駆動してしまい、光漏れとなる。このことの対策としては、対向電極側にブラックマスク層を形成し、この光漏れを遮るようにするのが一般的に行われているが、ブラックマスク層を形成

2

するため、どうしても開口率が小さくなってしまうという問題点があった。

【0005】 また、この光漏れはそのような対策によつて防ぐことができたとしても、ドレイン電極と画素電極の間に生じる電位変動は防ぎようがない。すなわち、一旦、ゲート信号によりドレイン電極上の電圧を書き込まれた画素電極のすぐ横にドレイン電極があり、そのドレイン電極に常に何らかの電圧が印加されているので、ドレイン電極-画素電極間の容量結合による画素電位変動もあり、また、一般的に画素電極電位の正・負レベルの中心値はTFTのゲート電極-ソース電極間容量によつて引き起こされる電圧降下により、ドレイン電圧の正・負レベルの中心値より低くなるので、ドレイン電極-画素電極間にはDC成分の電圧が常にかかった状態となる。そして、液晶にDC成分がかかるてしまうと、劣化が著しくなり信頼性がなくなるので、それを防ぐために対向電極電圧を前記電圧降下に対応して低めに設定することが行われているが、それを行うと画素電極-対向電極間の液晶にはDC成分が加わらなくなるものの、今度はドレイン電極-対向電極間の液晶にDC成分が加わつてしまい液晶が劣化するという問題点があった。

【0006】 本発明は、上記従来の問題点を解決して、開口率が大きく、液晶の劣化の少ない、表示品質、信頼性共に優れた薄膜トランジスタ型液晶表示装置を提供することを目的とする。

## 【0007】

【課題を解決するための手段】 前記問題点を解決するために、本発明は、薄膜トランジスタ基板と、液晶を挟んで薄膜トランジスタ基板と対向する対向電極基板とを備えた薄膜トランジスタ型液晶表示装置において、薄膜トランジスタ基板のドレイン電極上に絶縁膜を介して遮蔽電極を設け、かつ、遮蔽電極に入力する電圧を対向電極基板の対向電極に入力する電圧と同程度にした。

## 【0008】

【作用】 本発明によれば、以上のように薄膜トランジスタ型液晶表示装置を構成したので、ドレイン電極-対向電極間は遮蔽電極によって遮蔽される。したがって、ドレイン電極-対向電極間に電位差が生じても、遮蔽電極によってドレイン電圧が遮蔽されるので、それらの電極間にDC成分が発生しなくなり、ドレイン電極上の液晶がオンしなくなる。

## 【0009】

【実施例】 以下、本発明の実施例について図面を参照しながら詳細に説明する。図1は本発明の実施例における薄膜トランジスタ基板の平面図である。図に示すように、ゲート電極1とドレイン電極2が交差する部分に、半導体層5をチャネルとしたトランジスタが形成されており、ゲート電極1に印加される電圧によってこの半導体層5のスイッチングがなされ、ドレイン電極2の信号がソース電極3に書き込まれ、コンタクトホール25を

通して画素電極4に書き込まれる。こういった構成の中で遮蔽電極6がドレイン電極5の上に平行に設けられている。

【0010】図2は本発明の実施例における薄膜トランジスタ基板の一部(図1のA-A')断面図である。本実施例では、ゲート電極1の上にゲート電極1を陽極酸化してゲート陽極酸化膜7を形成している。ただし、これは主にゲート電極-ドレイン電極間ショートを防ぐ目的のものであり、本発明に必須の構成用件ではないので、なくてもよい。そして、ゲート絶縁膜8がゲート陽極酸化膜7の上にあり、その上に半導体層5があり。また、ドレイン電極2、ソース電極3との接触部はオーミック接合層11がある。これらの膜の上に形成されているのが中間絶縁膜9であり、ソース電極3と画素電極4の導通をとるためのコンタクトホール25が作られている。これらの上には、パッシベーション膜10が全面にあり、主に液晶層への不純物の溶け込み等を防いだものとなっている。なお、先に述べた遮蔽電極6はこの図から分かるように、画素電極と同じ電極材料(例、ITO)で形成すると、マスク数が増えることがないため、工程が複雑化しない。

【0011】図3は本発明の実施例における薄膜トランジスタ基板の一部(図1のB-B')断面図である。この図から、本実施例においては遮蔽電極6はドレイン電極2よりやや広い幅を有していることから、隣の画素電極4との容量結合も小さくなり、かつドレイン電極信号の液晶層側への到達も防ぐことができるということが分かる。

【0012】図4は本発明の実施例による薄膜トランジスタ型液晶表示装置のドレイン電極配線部の断面図である。図に示すように、液晶18が対向電極基板とTFT基板に挟まれていることが分かる。また、液晶分子を配向させるために、配向膜12がそれら2枚の基板上に形成されている。カラーフィルタ層14、15は、ドレイン配線やゲート配線の部分をブラックマスク層13で覆い隠すように形成されており、その上にカラーフィルタ第1色層14、カラーフィルタ第2色層15があり、また一般にフィルタ表面を平坦にするための平坦化層16がある。

【0013】対向電極17は全面に形成されており、ソース電極に保持される正・負レベルの中心値に当たる電位に設定される。遮蔽電極6はドレイン電極5を覆うようにやや幅広く形成されており、かつ遮蔽電極6にも対向電極17と同じ電位が設定されているので、ドレイン電極-対向電極間に電位差を生じても、遮蔽電極6によってドレイン電圧は遮蔽され、ドレイン電極5上の液晶18がONすることもなく、よって光漏れも生じない。また、画素電極4に保持された電圧の正・負レベルの中心値は対向電極電位、すなわち遮蔽電極電位に等しいので、遮蔽電極-画素電極間にDC成分は生じない。さら

に、画素電極4と対向電極17の間は、正・負対称の交流電圧が印加されるので、DC成分は生じない。

【0014】また、遮蔽電極6により光漏れがなくなることから、今まで用いていた開口率を決めていたブラックマスク層13はほとんど配線幅より広くとる必要はなくなるどころか、もうブラックマスク層13がなくても何ら支障はない。すなわち、画素電極4の大きさの割合がそのまま開口率とすることもできるのである。また、画素電極-対向電極間での電気力線の広がりによって生じる光漏れは、画素電極の実質的な広がりとなるので、何ら問題とならないばかりか、むしろ長所である。

【0015】図5は本発明の実施例による薄膜トランジスタ型液晶表示装置の電気回路のブロック図である。図に示すように、ゲート電極群19とドレイン電極群20が交差する部分にトランジスタ21が形成されており、遮蔽電極6はドレイン線に沿っているので、そのまま表示部外まで引き出し、外部で導通するような構成がとれ、対向電極17と導通され、対向電極信号24から対向電極17と同じ電圧に設定されるようになっている。対向電極信号24は、一般にはソース電圧の正・負レベルの中心値であるようなDC電圧である。ただし、液晶にかかる実効電圧を上げる等の目的で微小なAC電圧を重畳することもあるが、要は、遮蔽電極への電圧は対向電極への電圧と同程度の信号であればよい。

【0016】また、外部での遮蔽電極の引回しも、遮蔽電極が中間絶縁膜とパッシベーション膜の間に形成されているので、他の電極との不可避的な交差を起こすことはない。また、両側へも取り出せるので、遮蔽電極材料の高抵抗等による電圧降下も問題とはならない。さらに、注目すべきはこの遮蔽電極は、ドレイン断線修正にも効力を発揮するうことが分かる。すなわち、ドレイン断線箇所の両隣にレーザを当てれば容易に下のドレイン電極と導通する。そして、外部において修正に用いた遮蔽電極を対向電極と電気的に更に切断しておけば、この遮蔽電極はドレイン電極へと役割を変えるのである。

【0017】なお、本発明は上記実施例に限定されるものではなく、例えば、遮蔽電極を対向電極に接続せずに同程度の電圧を入力するように構成する等、本発明の趣旨に基づき種々の変形が可能であり、それらを本発明の範囲から排除するものではない。

【0018】

【発明の効果】以上詳細に説明したように、本発明によれば、ドレイン電極上に絶縁膜を介して遮蔽電極を設け、かつ遮蔽電極が対向電極と同程度の電位に保たれるように構成したので、ドレイン電極-対向電極間に遮蔽電極によって遮蔽され、それらの電極間にDC成分が発生しなくなる。したがって、ドレイン電極上の液晶がONすることができなくなるので、光漏れが生じなくなる。その結果、ブラックマスクが不要になるので表示装置の開口率が向上する。また、液晶の劣化もなくなる。

5

【0019】そして、遮蔽電極の幅をドレイン電極の幅よりも広く形成すれば、ドレイン電極上の電圧信号の遮蔽機能を向上させることができる。さらに、ドレイン電極の断線修正を行うこともできる。

## 【図面の簡単な説明】

【図1】本発明の実施例における薄膜トランジスタ基板の平面図である。

【図2】本発明の実施例における薄膜トランジスタ基板の一部(図1のA-A')断面図である。

【図3】本発明の実施例における薄膜トランジスタ基板の一部(図1のB-B')断面図である。

【図4】本発明の実施例による薄膜トランジスタ型液晶表示装置のドレイン電極配線部の断面図である。

【図5】図5は本発明の実施例による薄膜トランジスタ

6

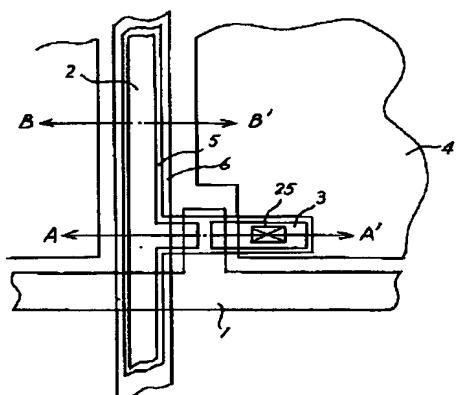
型液晶表示装置の電気回路のブロック図である。

【図6】従来の薄膜トランジスタ基板の一部断面図である。

## 【符号の説明】

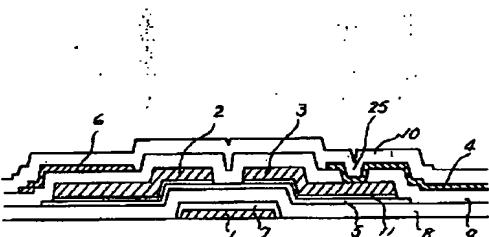
1	ゲート電極
2	ドレイン電極
3	ソース電極
4	画素電極
5	半導体層
6	遮蔽電極
7	ゲート陽極酸化膜
8	ゲート絶縁膜
9	中間絶縁膜
10	パッセンバージョン層
11	オーミック接合層
12	ドレイン電極
13	ソース電極
14	画素電極
15	半導体層
16	遮蔽電極
17	コンタクトホール

【図1】



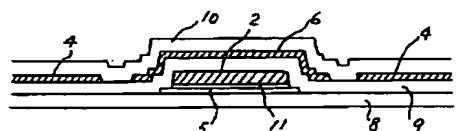
- 1: ゲート電極
- 2: ドレイン電極
- 3: ソース電極
- 4: 画素電極
- 5: 半導体層
- 6: 遮蔽電極
- 25: コンタクトホール

【図2】

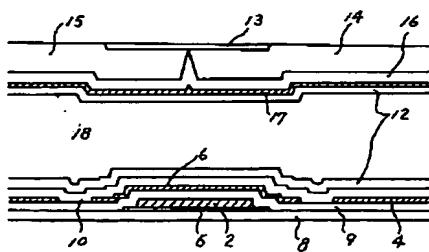


- 7: ゲート陽極酸化膜
- 8: ゲート絶縁膜
- 9: 中間絶縁膜
- 10: パッセンバージョン層
- 11: オーミック接合層

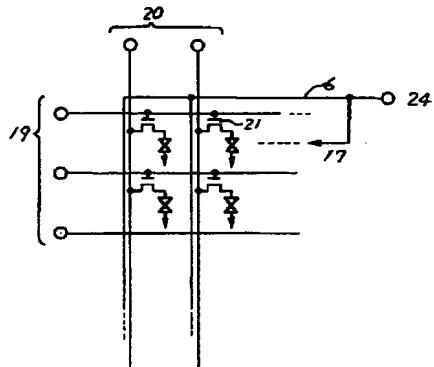
【図3】



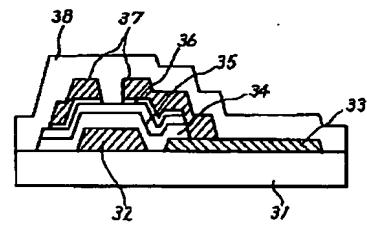
【図4】



【図5】



【図6】



(19) Japan Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number of Patent Application: Hei-4-318522

(43) Date of Publication of Application: November 10, 1992

(51) Int. Cl.<sup>5</sup> Identification Number

G 02 F 1/136 500

1/133 550

1/1343

H 01 L 29/784

Intraoffice Reference Number:

9018-2K

7820-2K

9018-2K

9056-4M

FI

H 01 L 29/78 311 A

Request for Examination: not made

Number of Claims: 3 (5 pages in total)

(21) Application Number Hei-3-85535

(22) Application Date: April 17, 1991

(71) Applicant: 000000295

Oki Electric Ind. Co., Ltd.

1-7-12, Toranomon, Minato-ku, Tokyo

(72) Inventors: OGURA Shigeki, NISHIKI Tamahiko,

YOSHIZAWA Yoshiyo

c/o Oki Electric Ind. Co., Ltd.

1-7-12, Toranomon, Minato-ku, Tokyo

(74) Agent: Patent Attorney, SUGIYAMA Takeshi (others 3)

(54) [Title of the Invention] THIN FILM TRANSISTOR TYPE LIQUID CRYSTAL DISPLAY DEVICE

(57) [Abstract]

[Purpose] To prevent light leakage and deterioration of liquid crystal by eliminating a DC component between a drain electrode and a counter electrode in a thin film transistor type liquid crystal display.

[Constitution] A shielding electrode 7 is formed on the drain electrode 2 of a thin film transistor through an insulating film. The shielding electrode 7 is electrically connected to the counter electrode. By this arrangement, the drain electrode 2 and the counter electrode are shielded by the shielding electrode 6, so that no DC component is generated between them. Accordingly, the liquid crystal on the drain electrode 2 is not turned on so that light leakage is not caused. Further, the DC component is not applied to the liquid crystal, so that the liquid crystal is not deteriorated.

[Claims]

[Claim 1] A thin film transistor type liquid crystal display device, comprising: a thin film transistor substrate; and a counter electrode substrate opposite to the thin film

transistor substrate with liquid crystal held between them, wherein (a) a shielding electrode is provided on a drain electrode of the thin film transistor substrate through an insulating film, and (b) voltage input to the shielding electrode is made equal to the voltage input to the counter electrode of the counter electrode substrate.

[Claim 2] The thin film transistor type liquid crystal display device according to claim 1, wherein the shielding electrode and the counter electrode are electrically connected to each other.

[Claim 3] The thin film transistor type liquid crystal display device according to claim 1 or 2, wherein the width of the shielding electrode is larger than the width of the drain electrode.

[Detailed Description of the Invention]

[0001]

[Industrial Field of Application]

This invention relates to a thin film transistor type liquid crystal display device.

[0002]

[Prior Art]

The thin film transistor type liquid crystal display device has been taken as the strongest candidate of a flat panel display in its excellent display quality, actively studied and developed in each company and each institution, and already

started to be put to practical use and commercialized. Especially in recent years, the size has been enlarged and on the other hand, the development into high precision has been advanced. This situation results from the fact that many improvements have been made in the structure of the thin film transistor (hereinafter referred to as "TFT").

[0003]

Fig. 6 is a partial sectional view of the conventional thin film transistor substrate. This is TFT called an inverted staggered type bottom gate structure mostly adopted recently. In this structure, a gate insulating film 34, a semiconductor layer 36, and an ohmic layer 36 are formed in order on a gate electrode 32, and a source-drain electrode 37 as a signal electrode is provided thereon. The position of a pixel electrode 33 is below the source-drain electrode 37 in some case, and above it in some case. This difference depends on the point to which each company pays attention, and the whole TFT structure is not very different. It is very general to last provide a passivation film 38. This type of TFT structure is considered to be the main current, and many structures have been released from each company and each institution.

[Problems that the Invention is to Solve]

In the thin film transistor type liquid crystal display device of the above structure, however, always some voltage is applied to a drain electrode where a video signal enters,

and a potential variation between the drain electrode and the counter electrode due to the voltage drives liquid crystal molecules, causing light leakage. As measures against this, generally a black mask layer is formed on the counter electrode side to thereby intercept the light leakage. This measure, however, has the problem that since the black mask layer is formed, the aperture ratio must be smaller.

[0005]

Even if this light leakage can be prevented by such measures, a potential variation caused between the drain electrode and the pixel electrode is inevitable. That is, since a drain electrode is just at the side of the pixel electrode where the voltage on the drain electrode is once written by a gate signal, and some voltage is applied to the drain electrode, a pixel potential variation due to a capacitive coupling between the drain electrode and the pixel electrode is caused. Further, generally the central value of the positive and negative levels of the pixel electrode potential becomes lower than the central value of the positive and negative levels of the drain voltage due to a voltage drop caused by the capacity between the gate electrode and the source electrode of the TFT, so it enters the state where voltage of DC component is applied between the drain electrode and the pixel electrode. When DC component is applied to the liquid crystal, deterioration becomes remarkable to lose reliability.

In order to prevent such disadvantage, the voltage of the counter electrode has been set lower corresponding to the voltage drop. In that case, however, although DC component is not applied to the liquid crystal between the pixel electrode and the counter electrode, encountered is the problem that DC component is applied to the liquid crystal between the drain electrode and the counter electrode to deteriorate the liquid crystal.

[0006]

The invention has been made to solve the problems of the prior art and it is an object of the invention to provide a thin film transistor type liquid crystal display device, which may have a large aperture ratio, little cause deterioration of liquid crystal, and have excellent display quality and excellent reliability.

[0007]

[Means for Solving the Problems]

In order to solve the problems, the invention provides a thin film transistor type liquid crystal display device, including a thin film transistor substrate, and a counter electrode substrate opposite to the thin film transistor substrate with liquid crystal held between them, in which a shielding electrode is provided on a drain electrode of the thin film transistor substrate through an insulating film, and voltage input to the shielding electrode is made equal to the

voltage input to the counter electrode of the counter electrode substrate.

[0008]

[Operation]

According to the invention, the thin film transistor type liquid crystal display device is constructed as described above, whereby the drain electrode and the counter electrode are shielded from each other by the shield electrode. Accordingly, even if a potential difference is caused between the drain electrode and the counter electrode, the drain voltage is shielded by the shield electrode not to generate a DC component between the electrodes so that the liquid crystal on the drain electrode will not be turned on.

[0009]

[Embodiment]

The embodiment of the invention will now be described in detail with reference to the attached drawings. Fig. 1 is a plan view of a thin film transistor substrate in the embodiment of the invention. As shown in the drawing, a transistor taking a semiconductor layer 5 as a channel is formed in a part where a gate electrode 1 and a drain electrode 2 intersect each other, the semiconductor layer 5 is switched by voltage applied to the gate electrode 1 to write a signal of the drain electrode 2 in a source electrode 3, and write the same in a pixel electrode 4 through a contact hole 25. In

this configuration, a shielding electrode 6 is provided parallel on the drain electrode 5.

[0010]

Fig. 2 is a partial sectional view (taken along line A - A' of Fig. 1) of the thin film transistor in the embodiment of the invention. In the present embodiment, the gate electrode 1 is anodized to form a gate anodic oxide film 7 on the gate electrode 1. This is mainly intended to prevent short-circuit between the gate electrode and the drain electrode. This is not essential component to the invention, so it may be dispensable. A gate insulating film 8 is disposed on the gate anodic oxide film 7, and the semiconductor layer 5 is disposed thereon. An homic joining layer 11 is disposed in a contact part between the drain electrode 2 and the source electrode 3. It is an intermediate insulating film 9 that is formed on these films, and a contact hole 25 for obtaining continuity of the source electrode 3 and the pixel electrode 4 is formed. A passivation film 10 is formed overall thereon, thereby preventing impurity from penetrating a liquid crystal layer. When the shielding electrode 6 mentioned before is, as known from the drawing, formed of the same electrode material as the pixel electrode (e.g. ITO), the number of masks will not be increased so that the process will not be complicated.

[0011]

Fig. 3 is a partial sectional view (taken along line B

- B' of Fig. 1) of the thin film transistor substrate in the present embodiment of the invention. It is found from the drawing that since the shielding electrode 6 is a little wider than the drain electrode 2, capacitive coupling to the adjacent pixel electrode 4 becomes smaller, and a drain electrode signal can be prevented from reaching the liquid crystal layer side.

[0012]

Fig. 4 is a sectional view of a drain electrode wiring part of the thin film transistor type liquid crystal display device according to the embodiment of the invention. As shown in the drawing, it is found that liquid crystal 18 is held between a counter electrode substrate and a TFT substrate. In order to align the liquid crystal molecules, an alignment film 12 is formed on two substrates. Color filter layers 14, 15 are formed to cover drain wiring and gate wiring parts with a black mask layer 13, a first color layer 14 of the color filter and a second color layer 15 of the color filter are disposed thereon, and further generally a planarization layer 16 for planarizing the filter surface is disposed.

[0013]

A counter electrode 17 is formed overall, and set to the potential equivalent to the central value of the positive and negative levels held in the source electrode. The shielding electrode 6 is formed a little wider to cover the drain electrode 5, and the shielding electrode 6 is also set to the

same potential as the counter electrode 17, whereby even if a potential difference is caused between the drain electrode and the counter electrode, the drain voltage is shielded by the shielding electrode 6 so that the liquid crystal 18 on the drain electrode 5 will not be turned on to prevent light leakage. Since the central value of the positive and negative levels held in the pixel electrode 4 is equal to the potential of the counter electrode, that is, the potential of the shielding electrode, no DC component is generated between the shielding electrode and the pixel electrode. Further, since the positive and negative symmetric alternating voltage is applied between the pixel electrode 4 and the counter electrode 17, no DC component is generated.

[0014]

Since the light leakage can be prevented by the shielding electrode 6, a black mask layer 13 which has been used to determine the aperture ratio heretofore is little required to be wider than the wiring width, and omission of the black mask layer 13 will not constitute an obstacle at all. That is, the size of the pixel electrode 4 may be taken as an aperture ratio as it is. The light leakage due to spreading of line of electric force is substantial spreading of the pixel electrode, so no problem is caused and it is rather advantageous.

[0015]

Fig. 5 is a block diagram of an electric circuit of a

thin film transistor type liquid crystal display device according to the embodiment of the invention. As shown in the diagram, a transistor 21 is formed at a part where a gate electrode group 19 and a drain electrode group 20 intersect each other, and since the shielding electrode 6 is laid along the drain line, it is drawn intact to the outside of the display part to conduct outside. Thus, the shielding electrode 6 is caused to conduct with the counter electrode 17 and set to the same voltage as the counter electrode 17 according to a counter electrode signal 24. The counter electrode signal 24 is generally DC voltage, which is the central value of the positive and negative levels of the source voltage or the like. Although sometimes a very small AC voltage is superimposed for the purpose of raising the effective voltage applied to the liquid crystal, in short it will be sufficient that the voltage applied to the shielding electrode is a signal equal to the voltage to the counter electrode.

[0016]

As for pulling of the shielding electrode in the outside, since the shielding electrode is formed between the intermediate insulating film and the passivation film, it is impossible to cause inevitable intersection with another electrode. Further, since the shielding electrode is taken out to both sides, a voltage drop due to high resistance of the shielding electrode material is not a problem. Further,

it is noticeable that the shielding electrode can exhibit the effect for correcting breaking of a drain wire. That is, when laser is applied to both adjacent sides of the drain breaking portion, easily a lower drain electrode is caused to conduct. When the shielding electrode used for correction in the outside is further electrically cut off from the counter electrode, the shielding electrode is changed to act as a drain electrode.

[0017]

The invention is not limited to the above embodiment, but it may be subjected to various deformations on the basis of the gist of the invention. For example, the shielding electrode is not connected to the counter electrode, and the voltage equal thereto is input. Such deformations are not excluded from the scope of the invention.

[0018]

[Advantage of the Invention]

According to the invention, as described above in detail, the shielding electrode is provided on the drain electrode through the insulating film, and the shielding electrode is held at the potential equal to that of the counter electrode, whereby the drain electrode and the counter electrode are shielded from each other by the shielding electrode, so that no DC component is generated between the electrodes. Accordingly, the liquid crystal on the drain electrode will not be turned on so that light leakage is not caused. As a

result, the black mask is dispensable so that the aperture ratio of the display device can be improved. Furthermore, deterioration of the liquid crystal is not caused.

[0019]

When the shielding electrode is formed wider than the drain electrode, the shielding function of a voltage signal on the drain electrode can be improved. Furthermore, breaking of the drain electrode can be corrected.

[Brief Description of the Drawings]

[Fig. 1] Fig. 1 is a plan view of a thin film transistor substrate in an embodiment of the invention.

[Fig. 2] Fig. 2 is a partial sectional view (taken along line A - A' of Fig. 1) of the thin film transistor substrate according to the embodiment of the invention.

[Fig. 3] Fig. 3 is a partial sectional view (taken along line B - B' of Fig. 1) of the thin film transistor substrate according to the embodiment of the invention.

[Fig. 4] Fig. 4 is a sectional view of a drain electrode wiring part of a thin film transistor type liquid crystal display device according to the embodiment of the invention.

[Fig. 5] Fig. 5 is a block diagram of an electric circuit of the thin film transistor type liquid crystal display device according to the embodiment of the invention.

[Fig. 6] Fig. 6 is a partial sectional view of the conventional thin film transistor substrate.

[Description of the Reference Numerals and Signs]

- 1: gate electrode
- 2: drain electrode
- 3: source electrode
- 4: pixel electrode
- 5: semiconductor layer
- 6: shielding electrode
- 8: gate insulating film
- 9: intermediate insulating film
- 17: counter electrode

FIG. 1

- 1: GATE ELECTRODE
- 2: DRAIN ELECTRODE
- 3: SOURCE ELECTRODE
- 4: PIXEL ELECTRODE
- 5: SEMICONDUCTOR LAYER
- 6: SHIELDING ELECTRODE
- 25: CONTACT HOLE

FIG. 2

- 7: GATE ANODIC OXIDE FILM
- 8: GATE INSULATING FILM
- 9: INTERMEDIATE INSULATING FILM
- 10: PASSIVATION FILM
- 11: OHMIC JOINING LAYER

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**